

ADSP324 - 11

ハードウェア

ユーザーズ・マニュアル

中部電機株式会社

目次

1 . 概説	1
2 . 基本仕様	1
2 . 1 機能	1
3 . ハードウェア	3
3 . 1 コネクタ、ディップスイッチの配置	3
3 . 2 出荷時の設定	4
3 . 3 ボードの設置方法	4
3 . 4 入出力信号の接続方法	5
4 . 初期設定	7
4 . 1 ボードアドレスの設定	8
4 . 2 割り込みフラグ	9
4 . 3 入力パルスのてい倍の設定	10
4 . 4 カウンターリセット・レジスタの設定	11
4 . 5 割り込みコントロール・レジスタの設定	11
5 . ボードの制御とメモリマップ	12
5 . 1 メモリマップ	12
5 . 2 カウンターデータ読み出し	13
5 . 3 カウンターデータのプリセット	13
5 . 4 2 4 b i t 絶縁入力	13
5 . 5 1 6 b i t 絶縁出力	13
5 . 6 カウンターリセット・レジスタの設定	14
5 . 7 割り込みコントロール・レジスタの設定	14
5 . 8 割り込みフラグレジスタ	14
5 . 9 D S P チップ内部の割り込み生成	15
6 . カウンター	15
6 . 1 カウントアップ・ダウン	15
6 . 2 入力パルスのてい倍・分周の設定	16
6 . 3 カウンターの外部からのリセット	16
7 . 電源	17
8 . コネクタピン配置	17
9 . 添付品	18

1. 概説

ADSP324-11は32bitDSPボードADSP324シリーズ、ADSP674-00シリーズ専用の絶縁パラレル入出力ボードです。本ボードは絶縁パラレル入出力ポートを各1ポートと4チャンネルの絶縁(RS422)アップ・ダウンカウンターを内蔵しておりDSPボードより直接制御することができます。

また最大4台まで拡張可能です。

PIO&カウンターボード	DSPボード
ADSP324-11	ADSP324-00A
ADSP324-11	ADSP674-00

表1 PIO&カウンターボード

2. 基本仕様

2.1 機能

- | | |
|----------------------|--|
| 1) 絶縁パラレル出力 | 16bit×1ポート |
| 2) 絶縁パラレル入力 | 24bit×1ポート |
| 3) カウンタープリセット | 32bit×4ポート |
| 4) カウンター値読み出し | 32bit×4ポート |
| 5) 絶縁アップ・ダウンカウンター | 32bit×4チャンネル |
| 6) カウンター入力信号 | エンコーダ等から得られる90°位相の異なる2つの入力パルス。
最高入力周波数：800KHS |
| 7) カウンターリセット信号 | カウンターを非同期にリセットできる。 |
| 8) 割り込み信号 | 絶縁パラレル入力1bit(リミッタ入力可能)CN12 I0_00に接続されている。
DSPへの割り込み
ADSP324-00A : INT3
ADSP674-00 : INT7
割り込みベクター設定可 8種類 |
| 9) 入出力信号レベル | |
| パラレル出力信号レベル | +5V(TD62083F) |
| パラレル入力信号レベル | +5V(TLP121) |
| カウンター入力信号レベル | RS422(SN75ALS193) |
| カウンターリセット信号 | RS422(SN75ALS193)と
パラレル入力信号(1bit)の論理積 |
| 割り込みレベル | +5V(TLP121) |
| 10) カウンターリセット信号受付の可否 | ソフトウェアプログラム |

1 1) 割り込み信号受付の可否	ソフトウェアプログラム
1 2) 増設ボード枚数	最大 4 枚
1 3) 電 源	DC + 5 V、MAX 3 A 外部配給 (I S A バス) 絶縁入出力 DC + 5 V、1 A 外部配給 (C N 1 4) カウンター入力 (R S 4 2 2) 内部 (オンボード) 電源

3 . ハードウェア

3 . 1 コネクタ、ディップスイッチの配置

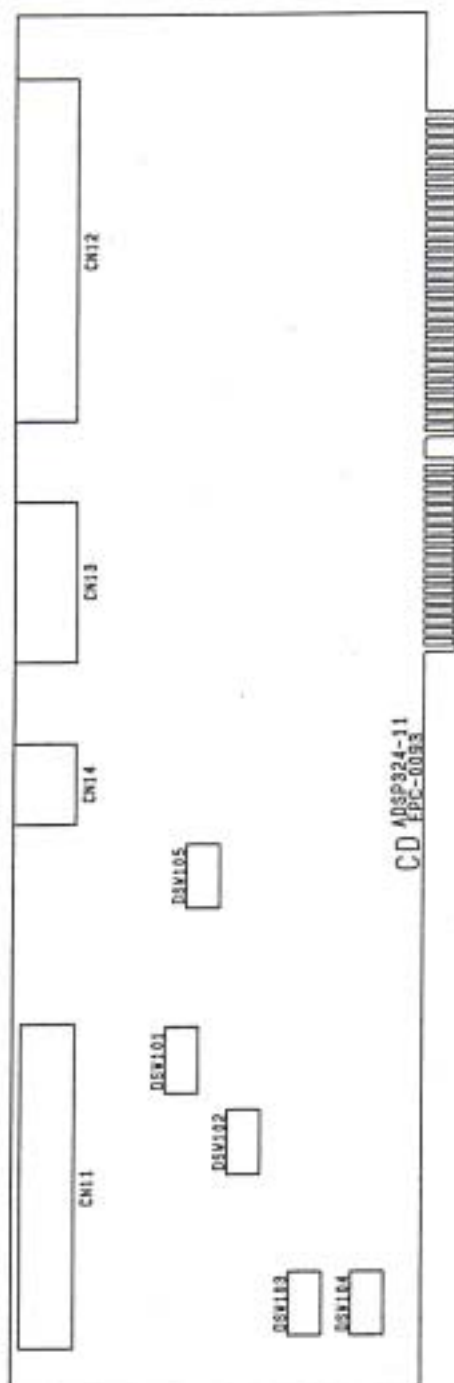


図1 ADSP324-11 部品配置図

3.2 出荷時の設定

本ボードの出荷時のディップスイッチの設定は下記のように設定されています。

DSW101	1 2 3 4 5 6 7 8	<input type="checkbox"/>	ボードアドレス： <u>900100</u> h
ON			
OFF			
DSW102	1 2 3 4 5 6 7 8	<input type="checkbox"/>	ボードアドレス：90 <u>0100</u> h
ON			
OFF			
DSW103	1 2 3 4 5 6 7 8	<input type="checkbox"/>	ボードアドレス：9001 <u>00</u> h
ON			
OFF			
DSW104	1 2 3 4 5 6 7 8	<input type="checkbox"/>	割り込みフラグ：設定無し
ON			
OFF			
DSW105	1 2 3 4 5 6 7 8	<input type="checkbox"/>	【カウンター0～3】てい倍：1倍
ON			
OFF			

図2 ディップスイッチの出荷時設定

3.3 ボードの設置方法

1. 本ボードを拡張スロットに装着します。
2. DSPボードのコネクター（CN**）と本ボードのCN11を拡張バスケーブルで接続します。

ADSP324-11	DSPボード
CN11	ADSP324-00A : CN12
	ADSP674-00 : CN11

拡張バスケーブル	ADSP324-15	オプション
----------	------------	-------

3. 絶縁入出力、カウンター入力、外部電源は下記コネクターに接続します。

機種	絶縁入出力コネクター	カウンター入力コネクター	外部電源コネクター
ADSP324-11	CN12	CN13	CN14

表2 機能別コネクター表

3.4 入出力信号の接続方法

1. 絶縁入力の入力回路は

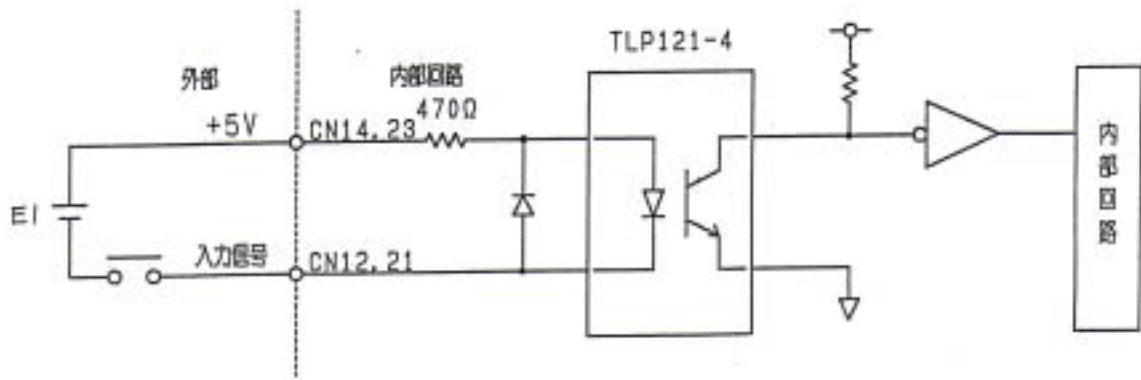


図3 絶縁入力回路

2. 絶縁出力の出力回路は

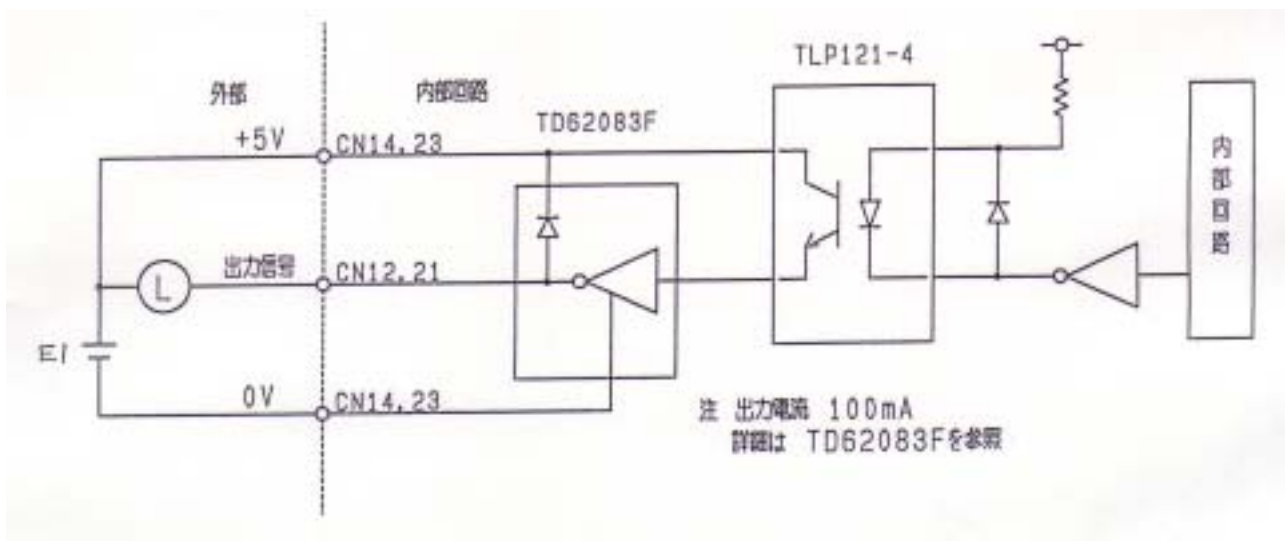


図4 絶縁出力回路

3. カウンター入力回路は

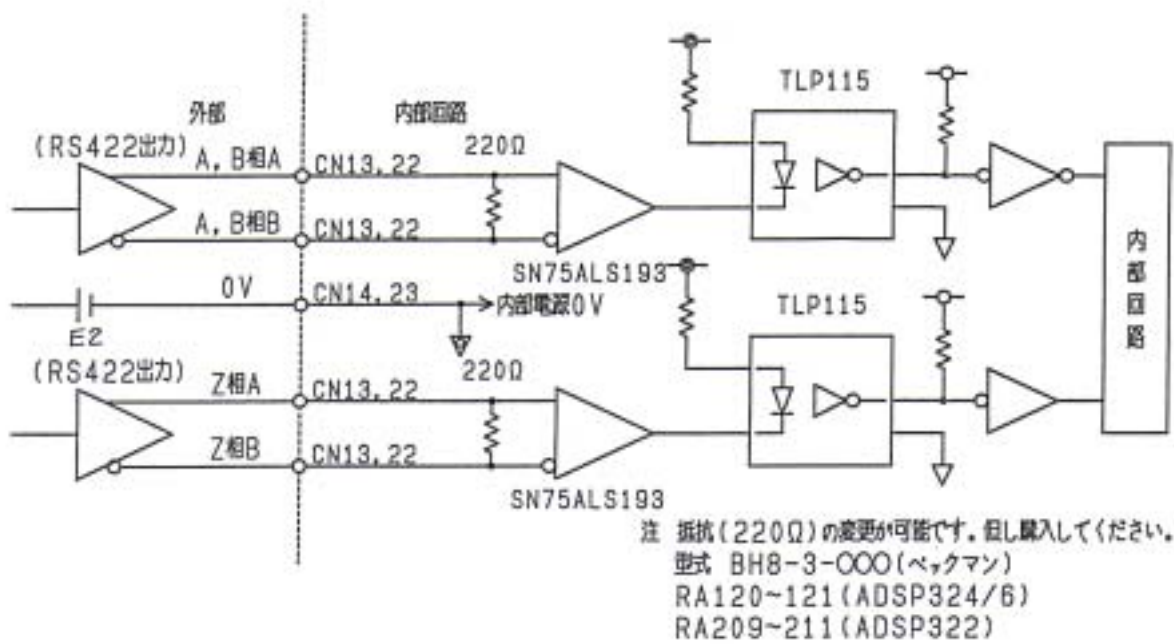


図5 カウンター入力回路

4. 初期設定

本ボードで初期設定が必要なものはディップスイッチ【DSW101～DSW105】とメモリマップされた各レジスタがあります。ディップスイッチの設定は大きく分けて3つの部分から構成されています。

1. ボードアドレスの設定
2. 割り込みフラグの設定
3. カウンターのてい倍の設定

またレジスタには

1. 割り込みコントロール
2. カウンターリセット有無

などがあり、機能内容の選択のために初期設定を行います。

【注意】

ディップスイッチの論理は下記のように定義されています。

	O N	O F F
論 理	0	1
O N		
O F F		

図6 ディップスイッチの論理

4.1 ボードアドレスの設定

本ボードはアドレスラインのA00～A03をデコードし、10h(16)ワードの領域を使用します。そして【DSW101】～【DSW103】を使用してA04～A23のアドレスを設定し900000h～90FFFFhの64Kワードの領域内に割り付けます。

表3に【DSW101】～【DSW103】のアドレス信号割り付けと図7に設定例を示します。

また、拡張ボードは1台のDSPボードに対し4台まで接続することができるので、アドレスが重ならないように設定して下さい。

DSW101		DSW102		DSW103	
DSW101	信号名	DSW102	信号名	DSW103	信号名
8	A23	8	A15	8	A07
7	A22	7	A14	7	A06
6	A21	6	A13	6	A05
5	A20	5	A12	5	A04
4	A19	4	A11	4	未使用
3	A18	3	A10	3	未使用
2	A17	2	A09	2	未使用
1	A16	1	A08	1	未使用

表3 DSW101・DSW102・DSW103

ボードアドレス：900100h

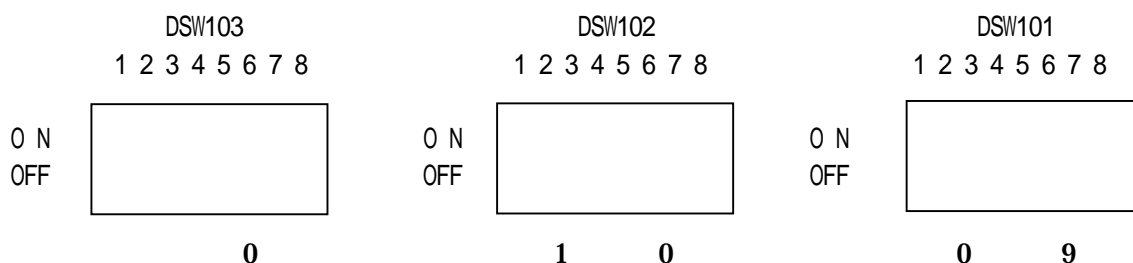


図7 ボードアドレスの設定

注意：ADSP324-00Aでは、上記アドレスの通りに割り付けられますがADSP674-00では03000000～033EFFFF(03000000～0303FFFFh)に割り付けられます。(ADSP674-00ハードウェアマニュアル「拡張バス」参照)

例：本ボードADSP324-11のアドレスを900100hに設定した場合、ADSP674-00のアドレスは03000400hになります。

4.2 割り込みフラグ

割り込みフラグはどの周辺ボードが割り込みを発生させているかを識別するためのものです。ボード毎に任意のフラグを【DSW104】を使って設定することができます。DSPボードにはこの割り込みフラグを90FFFFhのD00～D07より読み出すことができます。出荷時の設定を図8に示します。

DSW104		
DSW104	信号名	90FFFFh
8	割り込みフラグ8	DO07
7	割り込みフラグ7	DO06
6	割り込みフラグ6	DO05
5	割り込みフラグ5	DO04
4	割り込みフラグ4	DO03
3	割り込みフラグ3	DO02
2	割り込みフラグ2	DO01
1	割り込みフラグ1	DO00

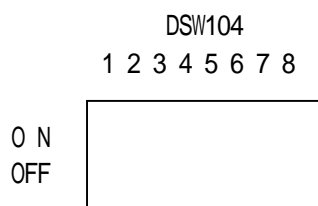


図8 割り込みフラグの図

4.3 入力パルスのてい倍の設定

アップ ダウンカウンタにはロータリーエンコーダ等 (RS422) からの2相パルス出力を入力し、そのパルスをてい倍する機能があり【DSW105】により設定することができます。設定できる範囲は

× 1、× 2、× 4
の3種類から選択することができます。

DSW105						
DSW105	てい倍	設定	てい倍	設定	てい倍	設定
8	カウンター3	OFF	カウンター3	ON	カウンター3	ON
7	てい倍×1	OFF	てい倍×2	OFF	てい倍×4	ON
6	カウンター2	OFF	カウンター2	ON	カウンター2	ON
5	てい倍×1	OFF	てい倍×2	OFF	てい倍×4	ON
4	カウンター1	OFF	カウンター1	ON	カウンター1	ON
3	てい倍×1	OFF	てい倍×2	OFF	てい倍×4	ON
2	カウンター0	OFF	カウンター0	ON	カウンター0	ON
1	てい倍×1	OFF	てい倍×2	OFF	てい倍×4	ON

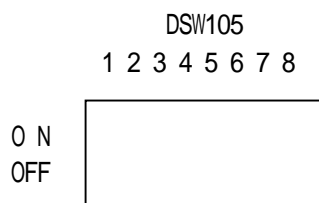


図9 カウンタ-てい倍の設定

4.4 カウンターリセット・レジスタの設定

カウンターリセット・レジスタはカウンターリセット信号の許可・不許可の設定を行います。カウンター毎に設定をします。電源投入時、このレジスタはイニシャルリセットされ【0】になっています。

カウンターリセットレジスタ	カウンター	0	1
bit 3	3	不許可	許可
bit 2	2	不許可	許可
bit 1	1	不許可	許可
bit 0	0	不許可	許可

表4 カウンターリセット・レジスタ

4.5 割り込みコントロール・レジスタの設定

割り込みコントロール・レジスタは割り込みの許可・不許可の選択とトリガ割り込みが選択された場合のトリガスロープの選択を行います。電源投入時、このレジスタはイニシャルリセットされ【0】になっています。

割り込みコントロールレジスタ	0	1
bit 1	割り込み不可	割り込み可
bit 0	トリガ 上-フ	トリガ 下-フ

表5 割り込みコントロール・レジスタ

5. ボードの制御とメモリマップ

本ボードはDSPボードにより外部回路に対し、16ビットの絶縁出力が1ポート、24ビットの絶縁入力、32ビットの絶縁アップ・ダウンカウンタが4ポートあります。これらのポートはDSPボードに対しメモリマップされています。

ボードのベースアドレスは【DSW101】～【DSW103】を使って設定します。ボードを複数台使用した場合は各ボードのメモリマップが重ならないようにベースアドレスを設定します。

ボードのソフトウェアによる制御は

1. 32bitカウンタデータの読み出し
2. 32bitカウンタデータのプリセット
3. 24bitデータの外部からの読み出し
4. 16bitデータの外部への出力
5. カウンタリセット信号の制御
6. 割り込み信号のマスク制御
7. 割り込みフラグの読み出しとリセット

等があります。

5.1 メモリマップ

本ボードのベースアドレスを900100hに設定した場合のメモリマップを表6に示します。割り込みコントロール・レジスタ、カウンタリセット等の設定は操作内容により初期設定が必要になります。

本ボード アドレス	ADSP324-00A アドレス	ADSP674-00 アドレス	WRITE	READ
900100h	900100h	03000400h		カウンタ-0読み出し
900101h	900101h	03000404h		カウンタ-1読み出し
900102h	900102h	03000408h		カウンタ-2読み出し
900103h	900103h	0300040Ch		カウンタ-3読み出し
900104h	900104h	03000410h	カウンタ-0プリセット	
900105h	900105h	03000414h	カウンタ-1プリセット	
900106h	900106h	03000418h	カウンタ-2プリセット	
900107h	900107h	0300041Ch	カウンタ-3プリセット	
900108h	900108h	03000420h		絶縁入力ポート
900109h	900109h	03000424h	絶縁出力ポート	
90010Ah	90010Ah	03000428h	カウンタリセット設定	
90010Bh	90010Bh	0300042Ch	割り込みコントロール	
90010Ch	90010Ch	03000430h	割り込みフラグリセット	
90010Dh	90010Dh	03000434h		
90010Eh	90010Eh	03000438h		
90010Fh	90010Fh	0300043Ch		
90FFFFh	90FFFFh	0303FFFCCh	全割り込みフラグリセット	全割り込みフラグ読み出し

表6 メモリマップ

5.2 カウンターデータ読み出し

32 bit カウンターデータの読み出しは各カウンター（0～3）毎に【ベースアドレス+0～3】にマップされています。外部からの90°位相の異なる2つの入力パルスによってアップ・ダウンカウントされたカウンターデータをこのアドレスから読み出せます。

5.3 カウンターデータのプリセット

32 bit カウンターデータのプリセットは各カウンター（0～3）毎に【ベースアドレス+4～7】にマップされています。DSPはこのアドレスにデータを書き込むことにより認意のデータにする事ができます。

5.4 24 bit 絶縁入力

24 bit 絶縁データの読み出しは【ベースアドレス+8】にマップされています。外部からのデータをこのアドレスから読み出せます。絶縁入力ビットデータの配列とコネクタピン（CN12）との割付を示します。（表11参照）

bit31	24	23	22	21	03	02	01	00
1	1	10	10	10	10	10	10	10
			27	26	25		03	02	01	00

5.5 16 bit 絶縁出力

16 bit 絶縁データの出力ボードは【ベースアドレス+9】にマップされています。DSPはこのアドレスにデータを書き込むことにより外部回路にデータ出力する事ができます。このデータは次のデータが出力されるまでラッチされています。

絶縁出力ビットデータの配列とコネクタピン（CN12）との割り付けを示します。（表11参照）

bit31	16	15	14	13	03	02	01	00
/	/	00	00	00	00	00	00	00
			17	16	15		03	02	01	00

5.6 カウンターリセット・レジスタの設定

カウンターリセット・レジスタはカウンターリセット信号の許可・不許可の設定を行います。カウンター毎に設定をします。実際にリセットさせるにはカウンターリセット・レジスタに“1”を書き込み、Z相が“0”(Lo)でかつ絶縁入力指定ビット読み込みデータが“1”(絶縁入力端子をGNDレベルにする)時にゼロリセットされます。

カウンターリセットレジスタ	カウンター	0	1
bit 3	3	不許可	許可
bit 2	2	不許可	許可
bit 1	1	不許可	許可
bit 0	0	不許可	許可

表7 カウンターリセット・レジスタ

5.7 割り込みコントロール・レジスタの設定

割り込みコントロール・レジスタは割り込みの許可・不許可の選択と、割り込みが選択された場合のトリガスロープの選択を行います。外部回路から絶縁入力ボードに割り込み絶縁入力指定ビット(I0__00)により割り込み(INT3)を発生させてDSPに知らせます。

割り込みコントロール・レジスタbit 0が“0”の時、割り込み絶縁入力指定ビット(I0__00)読み込みデータが“1”から“0”の立ち下がりエッジで割り込みが発生します。

割り込みコントロール・レジスタbit 0が“1”の時、割り込み絶縁入力指定ビット(I0__00)読み込みデータが“0”から“1”の立ち上がりエッジで割り込みが発生します。

割り込みコントロールレジスタ	0	1
bit 1	割り込み不可	割り込み可
bit 0	トリガスロープ	トリガスロープ

表8 割り込みコントロール・レジスタ

5.8 割り込みフラグレジスタ

割り込みフラグレジスタはどのボードが割り込みを発生させているかを識別するためのレジスタです。このレジスタは【90FFFFh】にマップされています。割り込みが発生しているビットには【0】がセットされ、割り込みの無いビットには【1】がセットされます。そして本ボードが割り込みを発生したときに、この割り込みフラグレジスタのどのビットに【0】を立てるかを【DSW104】を使って選択します。割り込みを識別できる数は8つです。割り込みフラグレジスタは【bit 0】～【bit 7】までの8ビットで構成され、【bit 8】～【bit 31】までは不定です。

そして割り込みを示している【bit】のみリセットする場合は【ベースアドレス+0ch】番地に書き込むことによりそのフラグビットをリセットします。また【90FFFFh】番地に書き込むことにより割り込みフラグレジスタ全体をリセットします。

5.9 DSPチップ内部の割り込み生成

DSPチップがINT3の割り込みを受け付けるためにはDSPチップのIEレジスタINT3に対応したbit3を1にします。またIFレジスタのbit3に割り込みがあったかを示しておりその値が【1】になっていると割り込みがあったことを示しています。そして割り込みフラグを確認した後、次の割り込みのためにそのフラグをリセットします。割り込みが発生したときに処理するべきプログラムのアドレスを割り込みベクタアドレスに格納しておきます。

6. カウンター

本ボードには32bitのアップ・ダウンカウンターが4チャンネルあります。このカウンターにはロータリーエンコーダ等からの2相パルス出力(RS422)をアップパルスとダウンパルスに変換する回路と入力パルスを2倍する機能が含まれています。

またプリセット機能とカウンター値の読みだし機能、さらに外部からのリセット機能等もあります。

6.1 カウントアップ・ダウン

本ボードのアップパルス・ダウンパルス生成回路は、A相がB相に対して進み、位相のときにアップパルスを生成する。

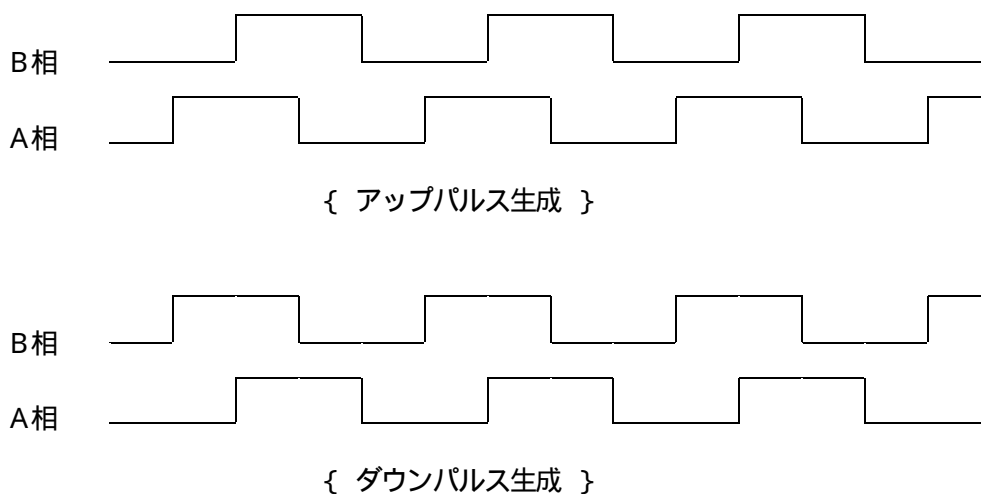


図10 アップ ダウン パルス生成図

6.2 入力パルスのてい倍・分周の設定

本カウンターのアップパルス・ダウパルス生成回路にはてい倍機能がありDSW105により設定することができます。設定できる範囲は

× 1、× 2、× 4

の3種類から選択することができます。

M0	M1	てい倍
DSW105 - 7	DSW105 - 8	カウンター3
DSW105 - 5	DSW105 - 6	カウンター2
DSW105 - 3	DSW105 - 4	カウンター1
DSW105 - 1	DSW105 - 2	カウンター0
OFF	OFF	× 1
OFF	ON	× 2
ON	ON	× 4

表9 てい倍・分周の設定

6.3 カウンターの外部からのリセット

本カウンターには外部より各カウンターにリセットをかけることができる様になっています。リセットさせるにはカウンターリセット・レジスタに“1”を書き込み、Z相が“0”(Lo)でかつ絶縁入力指定ビット読み込みデータが“1”(絶縁入力端子をGNDレベルにする)時にゼロリセットされます。

カウンター	カウンターリセットレジスタ	Z相	絶縁入力指定ビット
カウンター0	bit0 “1”	カウンター0 Z “0”	I0_24 “1”
カウンター1	bit1 “1”	カウンター1 Z “0”	I0_25 “1”
カウンター2	bit2 “1”	カウンター2 Z “0”	I0_26 “1”
カウンター3	bit3 “1”	カウンター3 Z “0”	I0_27 “1”

表10 カウンターリセット

7. 電源

1) 絶縁入出力信号の電源は外部から供給して下さい。

+5V CN14 の1~4ピン ボード内で共通
0V CN14 の5~8ピン ボード内で共通

2) カウンター入力信号(RS422)の電源は本ボード上のDC/DCコンバータを使用しているため外部で使用しているRS422のグラウンドレベルを同じにしてください。

0V CN14 の9~10ピン

注意：絶縁入出力電源とカウンター電源のグラウンドはボード内では共通になっていません。

8. コネクタピン配置

CN12			
NO	信号名	NO	信号名
1201	IO_00	1202	IO_01
1203	IO_02	1204	IO_03
1205	IO_04	1206	IO_05
1207	IO_06	1208	IO_07
1209		1210	
1211	IO_10	1212	IO_11
1213	IO_12	1214	IO_13
1215	IO_14	1216	IO_15
1217	IO_16	1218	IO_17
1219		1220	
1221	IO_20	1222	IO_21
1223	IO_22	1224	IO_23
1225	IO_24	1226	IO_25
1227	IO_26	1228	IO_27
1229		1230	
1231	00_00	1232	00_01
1233	00_02	1234	00_03
1235	00_04	1236	00_05
1237	00_06	1238	00_07
1239		1240	
1241	00_10	1242	00_11
1243	00_12	1244	00_13
1245	00_14	1246	00_15
1247	00_16	1248	00_17
1249		1250	

CN13			
NO	信号名	NO	信号名
1301	カウンター0 A相A	1302	カウンター0 A相B
1303	カウンター0 B相A	1304	カウンター0 B相B
1305	カウンター0 Z相A	1306	カウンター0 Z相B
1307	カウンター1 A相A	1308	カウンター1 A相B
1309	カウンター1 B相A	1310	カウンター1 B相B
1311	カウンター1 Z相A	1312	カウンター1 Z相B
1313	カウンター2 A相A	1314	カウンター2 A相B
1315	カウンター2 B相A	1316	カウンター2 B相B
1317	カウンター2 Z相A	1318	カウンター2 Z相B
1319	カウンター3 A相A	1320	カウンター3 A相B
1321	カウンター3 B相A	1322	カウンター3 B相B
1323	カウンター3 Z相A	1324	カウンター3 Z相B
1325		1326	

CN14			
NO	信号名	NO	信号名
1401	絶縁入出力電源 +5V	1402	絶縁入出力電源 +5V
1403	絶縁入出力電源 +5V	1404	絶縁入出力電源 +5V
1405	絶縁入出力電源 0V	1406	絶縁入出力電源 0V
1407	絶縁入出力電源 0V	1408	絶縁入出力電源 0V
1409	カウンター電源 0V	1410	カウンター電源 0V

表11 CNピン配置



図11 CNのコネクターを挿入方向から見た図

9. 添付品

品名	型式	数量	メーカー
コネクター	PS - D4C10	1	JAE
コネクター	PS - D4C26	1	JAE
コネクター	PS - D4C50	1	JAE
ピン	030 - 51304 - 001	80	JAE

表12 添付品

- ・本マニュアルの内容は製品の改良のため予告無しに変更される事がありますので、ご了承下さい。

中部電機株式会社

〒440-0004 愛知県豊橋市忠興3丁目2-8

TEL <0532>61-9566

FAX <0532>63-1081

URL : <http://www.chubu-el.co.jp>

E-mail : csg@chubu-el.co.jp

ADSP324-11 ハードウェアマニュアル

2003.5 第5版発行